

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
3. Oktober 2002 (03.10.2002)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 02/078084 A2**

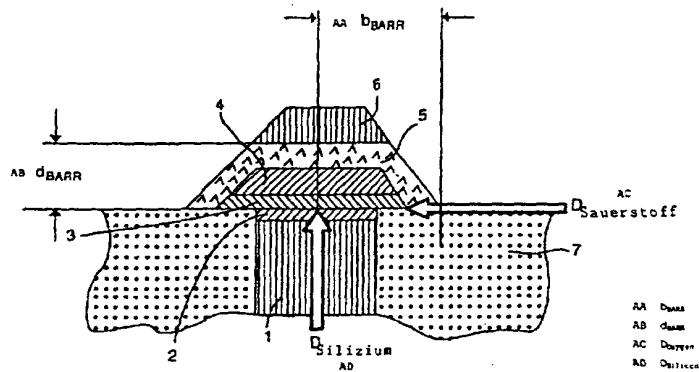
(51) Internationale Patentklassifikation<sup>7</sup>: H01L 21/8246, 21/02 (72) Erfinder; und  
(75) Erfinder/Anmelder (nur für US): KASKO, Igor [BY/DE]; Hans-Mielich-Str. 23, 81543 München (DE).  
KROENKE, Matthias [DE/DE]; Nordstr. 20, 01099 Dresden (DE).

(21) Internationales Aktenzeichen: PCT/DE02/01054 (22) Internationales Anmeldedatum:  
22. März 2002 (22.03.2002) (25) Einreichungssprache: Deutsch (26) Veröffentlichungssprache: Deutsch (27) Angaben zur Priorität: 101 14 406.7 23. März 2001 (23.03.2001) DE (28) Anwalt: KOTTMANN, Dieter; Müller, Hoffmann & Partner, Patentanwälte, Innere Wiener Str. 17, 81667 München (DE).  
(29) Bestimmungsstaaten (national): CN, JP, KR, US.  
(30) Bestimmungsstaaten (regional): europäisches Patent (DE, FR, GB, IE, IT, NL).  
(31) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Str. 53, 81669 München (DE).  
(32) Veröffentlicht:  
— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR PRODUCING FERROELECTRIC MEMORY CELLS

(54) Bezeichnung: VERFAHREN ZUR HERSTELLUNG FERROELEKTRISCHER SPEICHERZELLEN



**WO 02/078084 A2** (57) Abstract: The invention relates to a method for producing ferroelectric memory cells in accordance with the stack principle. According to said method, an adhesive layer (2, 3) is formed between a lower capacitor electrode (6) of a memory capacitor and a conductive plug (1), which is formed below said electrode and makes an electric connection between said capacitor electrode (6) and a transistor electrode of a selection transistor that is formed in or on a semiconductor wafer. An oxygen diffusion barrier (4, 5) is formed above the adhesive layer and once the ferroelectric has been deposited, the adhesive layer and the barrier are subjected to rapid thermal processing (RTP) in an oxygen atmosphere. The method is characterised by the following steps: (A) Determination of the oxygen speed of the adhesive layer (2, 3) and the diffusion coefficient ( $D_{Oxygen}(T)$ ) of oxygen in the material of the adhesive layer (2, 3), dependent on the temperature (T); (B) Determination of the diffusion coefficient ( $D_{Silicon}(T)$ ) of silicon in the material of the adhesive layer (2, 3), dependent on the temperature and (C) Calculation of an optimal temperature range for the RTP step from the two diffusion coefficients, ( $D_{Oxygen}(T)$ ) and ( $D_{Silicon}(T)$ ) that have been determined for a predetermined layer thickness ( $d_{BARR}$ ) and layer width ( $b_{BARR}$ ) of the layer system consisting of the adhesive layer and the oxygen diffusion barrier, so that during the RTP step the siliconisation of the adhesive layer occurs more rapidly than its oxidation.

[Fortsetzung auf der nächsten Seite]



*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

Docket # MUH-12757

Applic. # \_\_\_\_\_

Applicant: MATTHIAS KROENKE ET AL.

Lerner and Greenberg, P.A.  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100 Fax: (954) 925-1101

---

**(57) Zusammenfassung:** Die Erfindung betrifft ein Verfahren zur Herstellung ferroelektrischer Speicherzellen nach dem Stackprinzip, wobei zwischen einer unteren Kondensatorelektrode (6) eines Speicher kondensators und einem darunter gebildeten leitenden Plug (1), der zur elektrischen Verbindung dieser Kondensatorelektrode (6) mit einer Transistorelektrode eines in oder auf einem Halbleiterwafer gebildeten Auswahltransistors dient, eine Haftschi cht (2, 3) und über der Haftschi cht eine Sauerstoffdiffusionsbarriere (4, 5) gebildet und nach der Abscheidung des Ferroelektrikums einem RTP-Schritt in einer Sauerstoffatmosphäre unterworfen werden, wobei das Verfahren durch folgende Schritte gekennzeichnet ist: (A) Ermittlung der Oxidationsgeschwindigkeit der Haftschi cht (2, 3) und des Diffusionskoeffizienten ( $D_{\text{Sauerstoff}}(T)$ ) von Sauerstoff im Material der Haftschi cht (2, 3) in Abhängigkeit von der Temperatur (T); (B) Ermittlung des Diffusionskoeffizienten ( $D_{\text{Silizium}}(T)$ ) von Silizium in dem Material der Haftschi cht (2, 3) in Abhängigkeit von der Temperatur und (C) Berechnung eines optimalen Temperaturbereichs für den RTP-Schritt aus den zuvor ermittelten beiden Diffusionskoeffizienten ( $D_{\text{Sauerstoff}}(T)$  und  $D_{\text{Silizium}}(T)$ ) für eine vorgegebene Schichtdicke ( $d_{\text{BAR}}$ ) und Sauerstoffdiffusionsbarriere, so dass während des RTP-Schritts die Silizidierung der Haftschi cht schneller abläuft als ihre Oxidation.

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
3. Oktober 2002 (03.10.2002)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 02/078084 A3**

(51) Internationale Patentklassifikation<sup>7</sup>: **H01L 21/8246.** (72) Erfinder; und  
21/02, 21/768 (75) Erfinder/Anmelder (nur für US): **KASKO, Igor**  
[BY/DE]; Hans-Mielich-Str. 23, 81543 München (DE).  
**KROENKE, Matthias** [DE/DE]; Nordstr. 20, 01099  
Dresden (DE).

(21) Internationales Aktenzeichen: PCT/DE02/01054 (74) Anwalt: **KOTTMANN, Dieter**; Müller, Hoffmann &  
Partner, Patentanwälte, Innere Wiener Str. 17, 81667  
München (DE).

(22) Internationales Anmeldedatum: 22. März 2002 (22.03.2002) (81) Bestimmungsstaaten (national): CN, JP, KR, US.

(25) Einreichungssprache: Deutsch (84) Bestimmungsstaaten (regional): europäisches Patent  
(DE, FR, GB, IE, IT, NL).

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität: 101 14 406.7 23. März 2001 (23.03.2001) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **INFINEON TECHNOLOGIES AG** [DE/DE]; St.-Martin-Str. 53, 81669 München (DE).

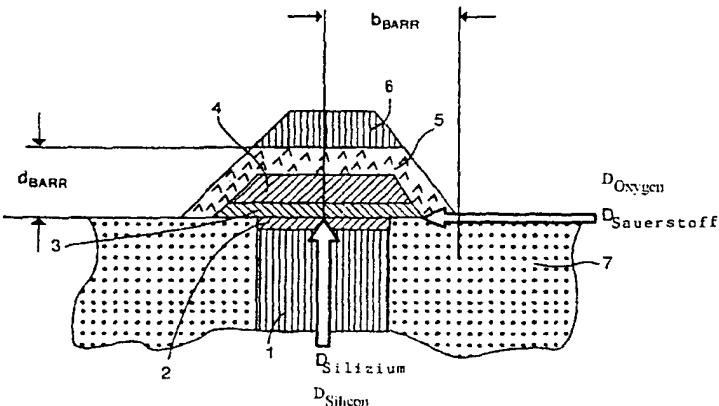
Veröffentlicht:  
— mit internationalem Recherchenbericht

(88) Veröffentlichungsdatum des internationalen  
Recherchenberichts: 13. März 2003

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR PRODUCING FERROELECTRIC MEMORY CELLS

(54) Bezeichnung: VERFAHREN ZUR HERSTELLUNG FERROELEKTRISCHER SPEICHERZELLEN



**WO 02/078084 A3**

(57) **Abstract:** The invention relates to a method for producing ferroelectric memory cells in accordance with the stack principle. According to said method, an adhesive layer (2, 3) is formed between a lower capacitor electrode (6) of a memory capacitor and a conductive plug (1), which is formed below said electrode and makes an electric connection between said capacitor electrode (6) and a transistor electrode of a selection transistor that is formed in or on a semiconductor wafer. An oxygen diffusion barrier (4, 5) is formed above the adhesive layer and once the ferroelectric has been deposited, the adhesive layer and the barrier are subjected to rapid thermal processing (RTP) in an oxygen atmosphere. The method is characterised by the following steps: (A) Determination of the oxygen speed of the adhesive layer (2, 3) and the diffusion coefficient ( $D_{Oxygen}(T)$ ) of oxygen in the material of the adhesive layer (2, 3), dependent on the temperature (T); (B) Determination of the diffusion coefficient ( $D_{Silicon}(T)$ ) of silicon in the material of the adhesive layer (2, 3), dependent on the temperature and (C) Calculation of an optimal temperature range for the RTP step from the two diffusion coefficients, ( $D_{Oxygen}(T)$ ) and ( $D_{Silicon}(T)$ ) that have been determined for a predetermined layer thickness ( $d_{BARR}$ ) and layer width ( $b_{BARR}$ ) of the layer system consisting of the adhesive layer and the oxygen diffusion barrier, so that during the RTP step the siliconisation of the adhesive layer occurs more rapidly than its oxidation.

[Fortsetzung auf der nächsten Seite]



Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

1  
2  
3

Docket # MUH-12757

Applic. # \_\_\_\_\_

Applicant: MATTHIAS KROENKE ET AL.

Lerner and Greenberg, P.A.

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101

**(57) Zusammenfassung:** Die Erfindung betrifft ein Verfahren zur Herstellung ferroelektrischer Speicherzellen nach dem Stackprinzip, wobei zwischen einer unteren Kondensatorelektrode (6) eines Speicher kondensators und einem darunter gebildeten leitenden Plug (1), der zur elektrischen Verbindung dieser Kondensatorelektrode (6) mit einer Transistorelektrode eines in oder auf einem Halbleiterwafer gebildeten Auswahltransistors dient, eine Haftschi cht (2, 3) und über der Haftschi cht eine Sauerstoffdiffusionsbarriere (4, 5) gebildet und nach der Abscheidung des Ferroelektrikums einem RTP-Schritt in einer Sauerstoffatmosphäre unterworfen werden, wobei das Verfahren durch folgende Schritte gekennzeichnet ist: (A) Ermittlung der Oxidationsgeschwindigkeit der Haftschi cht (2, 3) und des Diffusionskoeffizienten ( $D_{Sauerstoff}(T)$ ) von Sauerstoff im Material der Haftschi cht (2, 3) in Abhängigkeit von der Temperatur (T); (B) Ermittlung des Diffusionskoeffizienten ( $D_{Silizium}(T)$ ) von Silizium in dem Material der Haftschi cht (2, 3) in Abhängigkeit von der Temperatur und (C) Berechnung eines optimalen Temperaturbereichs für den RTP-Schritt aus den zuvor ermittelten beiden Diffusionskoeffizienten ( $D_{Sauerstoff}(T)$  und  $D_{Silizium}(T)$ ) für eine vorgegebene Schichtdicke ( $d_{BARR}$ ) und Sauerstoffdiffusionsbarriere, so dass während des RTP-Schritts die Silizidierung der Haftschi cht schneller abläuft als ihre Oxidation.